

PAT-NO JP356083152A

DOCUMENT-IDENTIFIER JP 56083152 A

TITLE SWITCHING DEVICE

PUBN-DATE July 7, 1981

INVENTOR-INFORMATION

NAME

ISHIBASHI, MAMORU

EGUCHI, SHINICHI

TAKEUCHI, KAZUO

KOIDE, KOICHI

INT-CL (IPC) H04H007/00, H04N005/22

US-CL-CURRENT 381/123

ABSTRACT

PURPOSE. To enable to confirm easily the state of cross point in each unit, by providing the circuit outputting switching control signal every unit through the reception of switching control input and display device displaying the state of cross point of each unit based on the signal from this circuit.

CONSTITUTION. The switching information from a remote location of a terminal 9 is fed to a serial/parallel conversion circuit 10 as serial data and it is converted into parallel data with a plurality of bits at the circuit 10 and fed to a CPU11. The CPU11 outputs control signals Sa∼Sd controlling switcher trains A∼D based on the input switching information and feeds them to latch circuits 12∼14 corresponding to columns A∼D. The output of the circuits 12∼14 is interpreted at decoders 15∼17 corresponding to columns A∼D, and the state of cross points Ca1∼Cdn of the columns A∼D is displayed on display units 18∼20. Thus, the state of the cross points Ca1∼Cdn of the columns A∼D in the switcher switching TV and radio signals can easily be confirmed.

COPYRIGHT (C)1981,JPO&Japio

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭56-83152

⑤Int. Cl.³
H 04 H 7/00
H 04 N 5/22

識別記号

厅内整理番号
 6442—5K
 6610—5C

④3公開 昭和56年(1981)7月7日

発明の数 1
審査請求 未請求

(全 3 頁)

⑤4切替器

②特 願 昭54-159898

②出 願 昭54(1979)12月10日

⑫発 明 者 石橋衛
東京都港区芝五丁目33番1号日
本電気株式会社内

⑦発 明 者 江口伸一
東京都港区芝五丁目33番1号日
本電気株式会社内

⑦2発 明 者 竹内和男

東京都港区芝五丁目33番1号日
本電気株式会社内

⑦2 発 明 者 小出紘一

東京都港区芝五丁目33番1号日
本電気株式会社内

⑦出 願 人 日本電気株式会社

東京都港区芝5丁目33番1号

⑦④代 理 人 弁理士 内原晋

明 細 表

1. 発明の名称

切替器

2. 特許請求の範囲

外部からの切替制御情報を受けて切替列ごとに切替制御出力を分配するセントラルプロセッサユニットと、前記セントラルプロセッサユニットからの切替制御出力を受けて前記切替列の中の接続状態のクロスポイントの位置を表示する表示手段と、前記セントラルプロセッサユニットからの切替制御出力を受けて前記切替列のクロスポイントを切替える切替手段とを具備することを特徴とする切替器。

8. 発明の詳細な説明

本発明は、テレビジョン信号やラジオ信号の切替器に関する。

従来、この種の切替器は複数個の半導体切替素子をプリント基板上に配列するとともに、更に外

部からの制御信号を保持するフリップフロップやそのフリップフロップを制御するクロックパルスを作るゲート回路等からなる前述の半導体切替素子を制御する制御回路が必要であつた。

第1図は従来の切替器を示す図であり、(a)は1つのスイッチャー列を示し、複数のクロスポイント C_1, C_2, \dots, C_n を持つ。(b)はクロスポイント $C_1 \sim C_n$ の制御回路であり、複数の制御入力を受ける制御入力端子群1と、制御入力を保持し、各クロスポイントを制御信号を出すフリップフロップ2, 3, 4と、フリップフロップ2, 3, 4を制御するクロックパルスを作るゲート回路5, 6と、切替ったクロスポイントの状態を示すアンサー出力を外部へ供給するアンサー出力群と、タイミングパルスが供給される端子8とから構成されている。端子8からは例えば垂直同期信号が供給され、各制御入力のオフ出力と垂直同期信号のANDで各フリップフロップを制御している。

しかしながら、第1図に示したような切替器ではその切替器のユニット単位でクロスポイントの



状態を確認することができなく、しかも切替容量を拡大した場合はそれに応じて制御回路部分が大きくなざるを得なかった。更に従来の切替器ではローカルチェックができなかった。

したがって、本発明の目的は従来の欠点を除き、ユニット単位でクロスポイントの状態を確認できるとともに、ローカルチェックが可能な切替器を提供することである。

本発明によれば、切替制御入力を受け各スイッチャー列(ユニット)ごとに切替制御信号を出力するCPUと、CPUからの信号をもとに各ユニットのクロスポイントの状態を表示する表示器とを具備し、更にCPUにローカルチェック指令を出すことでローカルチェックも可能となる切替器が得られる。

次に本発明の一実施例を示した図面を参照して本発明を詳細に説明する。第2図は本発明の一実施例を示す図であり、(a)はスイッチャー列と各クロスポイントとを示す図であり、スイッチャー列A, B, ..., Dがあり、各列には1~nのクロス

- 3 -

点の情報を例えば番号05, 02, ..., 12で表わす。デコーダ15, 16, ..., 17ではCPU11からの切替情報を基に各クロスポイントCa, ..., Can, Cb, ..., Cbn, ..., Cd, ..., Cdnに切替制御出力を出力する。このようにCPU11を使うことで、大容量の切替器においても制御回路を小形にできる。CPU11からのアンサー出力はパラレル-シリアル変換回路23を経て遠隔地点に送り返される。

更に本発明ではCPU11に対して、ローカルリモートかを切替える切替スイッチ21とローカルスイッチ22とを具備し、各クロスポイントの動作を表示器18, 19, ..., 20を通してチェックすることができる。ローカルチェックとしてはスイッチ22が押されるたびにクロスポイントが順次切替わるようにもできるし、またはスイッチ22が押され状態で自動的に歩進してクロスポイントが切替わるようにしてもよい。これらはCPU11内でのプログラムを変えることで容易に選択できる。

- 5 -

ポイントがある。(b)は(a)に示したスイッチャーを制御する制御回路を示す図であり、端子9からは遠隔地点からの切替情報がシリアルデータとして供給される。端子9からのデータはシリアル-パラレル変換回路で複数ビットのパラレルデータに変換されCPU11(例えばマイクロコンピュータ)に供給される。CPU11では入力切替情報に基づいて各スイッチャー列A, B, ..., Dを制御する制御信号8a, 8b, ..., 8dを出力する。制御信号8a, 8b, ..., 8dはそれぞれ、各スイッチャー列A, B, ..., Dに対応するラッチ回路12, 13, ..., 14に入り、所定のタイミングでその情報がラッチされる。ラッチ機能をCPU11に含ませる場合はラッチ回路は不要となる。ラッチ回路12, 13, ..., 14からの出力は各列に対応するデコーダ15, 16, ..., 17に供給されるとともに各スイッチャー列のクロスポイントの状態を示す表示器18, 19, ..., 20に供給される。表示器18, 19, ..., 20はそれぞれ各スイッチャー列A, B, ..., D内の接続さ

- 4 -

以上、詳細に説明したように、本発明によれば制御回路にCPUを採用するとともに、各スイッチャーのユニット内で、クロスポイントの状態が容易に確認できる切替器が得られる。

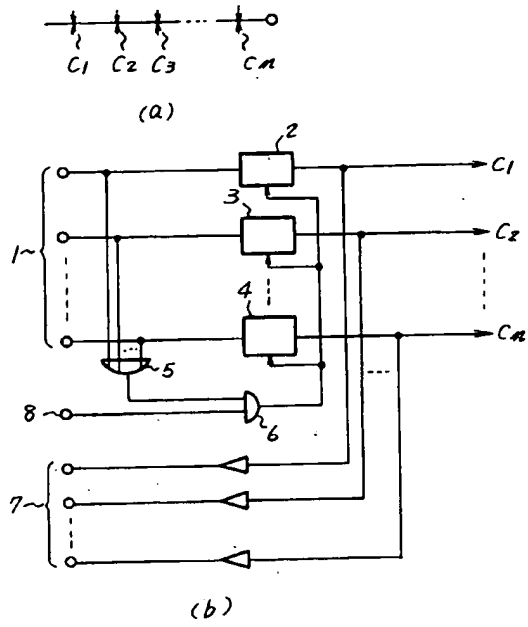
4. 図面の簡単な説明

第1図は従来の切替器を示す図で、(a)はクロスポイント、(b)は制御回路をそれぞれ示す。第2図は本発明の一実施例を示す図で、(a)は各スイッチャー列とクロスポイント、(b)は制御回路を示す。

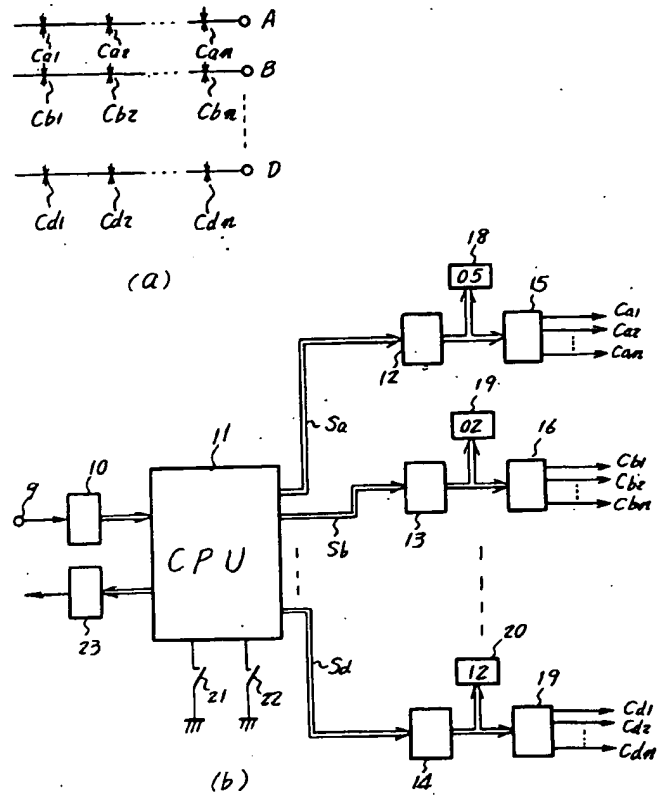
代理人 弁理士 内 原 晋



- 6 -



第 1 図



第 2 図